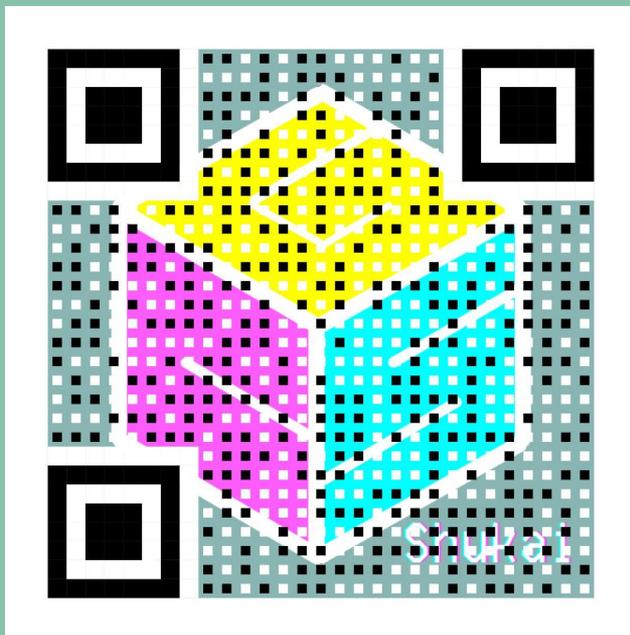


CS 集会

8

CS 集会 告知



discord.gg/ZCnUCmncDK

Discord

サーバー作りました

1. #rules 読んで
2. #自己紹介したら
3. ロールをもらって
4. 全部見よう
5. Discord運営募集中

募集

- Discord運営
- 代理開催する人
- ITニュース拾い・解説
- LT・講義してくれる人
- スライド作ってくれる人
- 集会の撮影してくれる人

拡散 願

- 感想待ってます
- Twitterハッシュタグは
#VRC_CS集会
#CS集会
- Misskeyでも
- Mastodonでも

半 + 半 = 全

自己紹介



Twitter@yonabeyona

- 名前 : 夜鍋 ヨナ (よなべ よな)
- Twitter : yonabeyona
- Discord : yona_47
- その他 : CS好き、数学勉強中
: CSの中でもCAあたりが専門

今日やること

- 半加算器復習
- 2つ合わせて全加算器

今日やること

- 半加算器復習
- 2つ合わせて全加算器
- 今後の展望

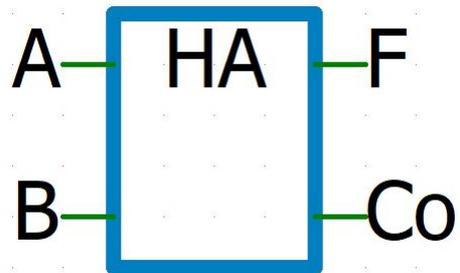
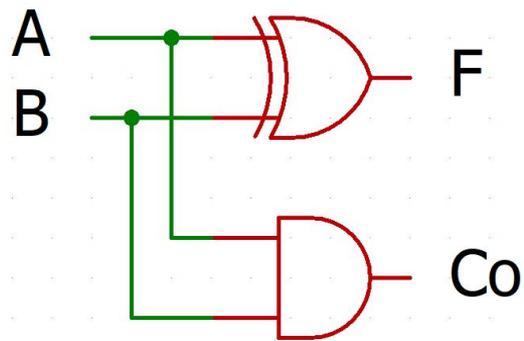
Q.前回のCPU作成いつ？

A.二ヶ月ぶり

第N回	開催予定日	発表者	スライドタイトル	備考
0	5/23	ヨナ	開催告知	
1	6/6	ヨナ zassouさん	CPU作成#1 画像生成モデル"Variational Auto Encoder"	
2	6/20	ヨナ	CPU作成#2	
3	7/4	ヨナ Mikalriyaさん	CPU作成#3 GaN/パワー半導体をつくる	
4	7/18	ヨナ madaoさん Mizarさん	モバイルバッテリー分解 ボイチェン導入のススメ A+Bから始める異常高速化	主催は貴重なサボり回を サボらずにLTねじ混む狂人
5	8/1	ヨナ cleanttedさん	タイトル未定 「Turing Complete」の最適化が楽しかった話	
6	8/15	ヨナ おうむどりさん	WW2に見るコンピュータ 脳波測定機を使った恐怖推定について	終戦記念日なので
7	8/29	主催不在によりお休み	お休み	沖縄に帰るので
8	9/12	ヨナ Ojimanさん	CPU作成#4 水星の魔女の遺伝暗号を解読した話	
9	9/26	ヨナ		
10	10/10	ヨナ		10がいっぱいでめでたい

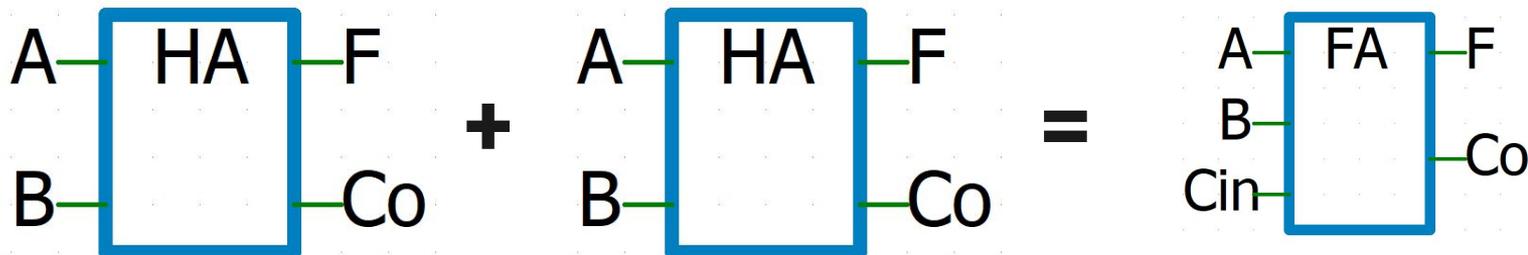
⑤ケタ上がりも作れた！

- 2 in 2 out な回路ができた
- 1ケタ、1bitのみの計算ができる
- ケタ上がりについて
 - Carry Out があるなら Carry In も必要なのでは？
 - 実はまだ不完全
 - ちなみに、これを半加算器(Half ADDER)と呼ぶ



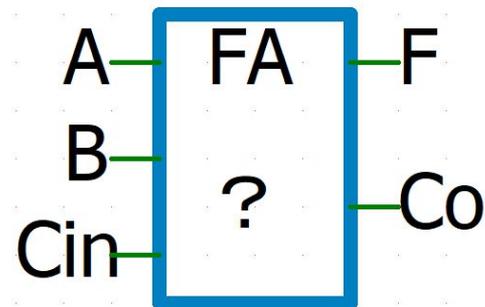
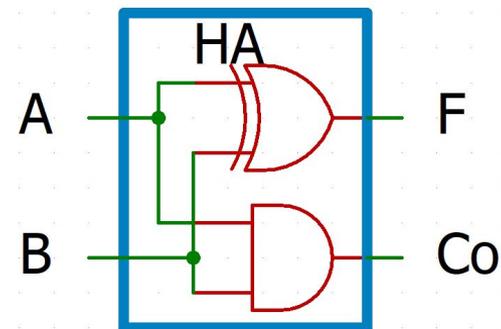
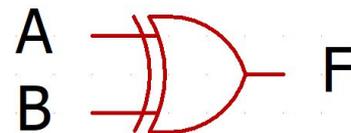
⑥半 + 半 = ?

- Carry Out と Carry In も考慮
- 3 in 2 out の回路がある
- それを全加算器(Full ADDER)と呼ぶ
- HAを2つ組み合わせて作る(また今度)



⑦前回のまとめ

- 2 in 1 out , 2 in 2 out の加算機を作った
- 2 in 2 out を半加算器(HA)と呼ぶ
 - 加算はXOR
 - ケタ上りはAND
- 3 in 2 out を全加算器(FA)と呼ぶ
- 全加算器の設計は次回

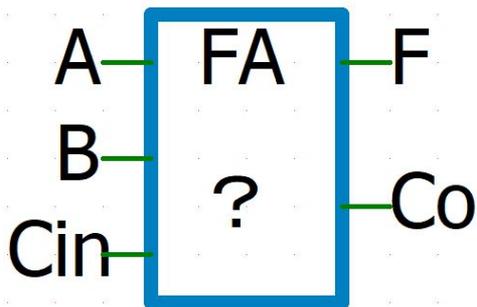


今日やること

- 半加算器復習
- 2つ合わせて全加算器
- 今後の展望

桁上りについて

- 桁上がらせ(Carry Out)はできた
- 桁上がられ(Carry In)はまだ
- Carry Inを考慮した加算機を作ろう
- ちなみに、加算機ができたならそのまま減算もできるようになる



Carry Inを考慮した(全)加算機を作ろう

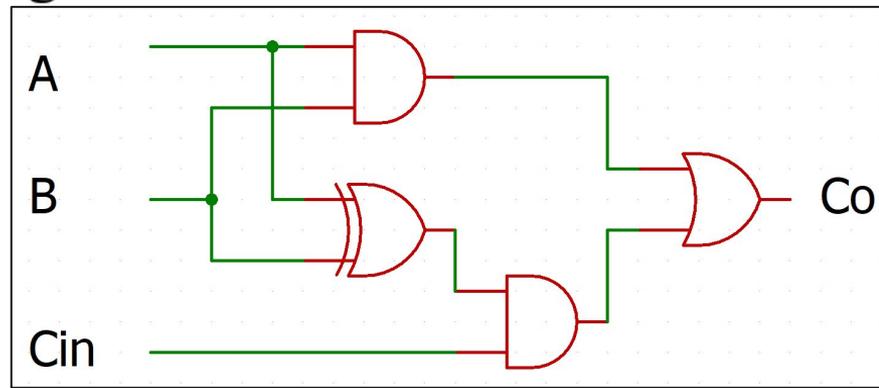
Carry In	A	B	Carry Out	F
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

$$CarryOut = \overline{Cin}AB + Cin\overline{A}B + CinA\overline{B} + CinAB$$

$$F = \overline{Cin}\overline{A}B + \overline{Cin}A\overline{B} + Cin\overline{A}\overline{B} + CinAB$$

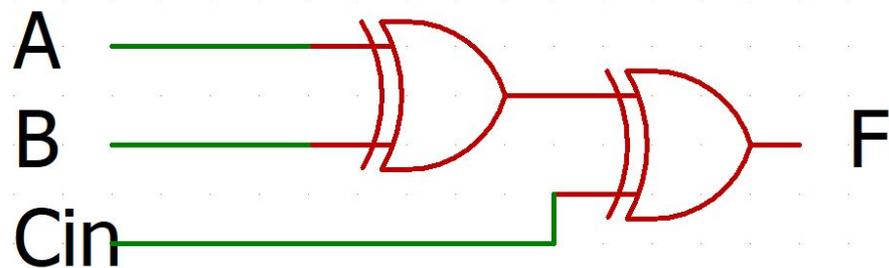
論理圧縮の時間 CarryOut

$$\begin{aligned}
 \text{CarryOut} &= \bar{C}AB + C\bar{A}B + CA\bar{B} + CAB \\
 &= \bar{C}AB + CAB + C\bar{A}B + CA\bar{B} \\
 &= AB(C + \bar{C}) + C(A\bar{B} + \bar{A}B) \\
 &= AB + (A \oplus B) \bullet C
 \end{aligned}$$



論理圧縮の時間 F

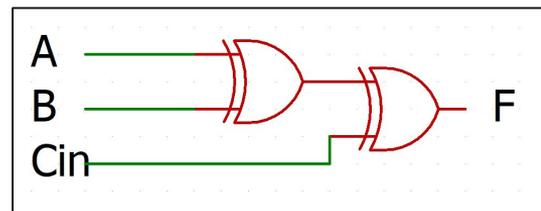
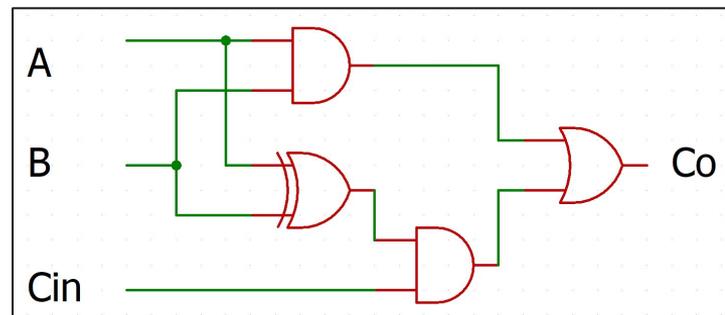
$$\begin{aligned}
 F &= \overline{C}A\overline{B} + \overline{C}AB + C\overline{A}\overline{B} + CAB \\
 &= \overline{C}(A\overline{B} + \overline{A}B) + C(\overline{A}\overline{B} + AB) \\
 &= \overline{C}(A \oplus B) + C\overline{A \oplus B} \\
 &= C \oplus (A \oplus B)
 \end{aligned}$$



あ

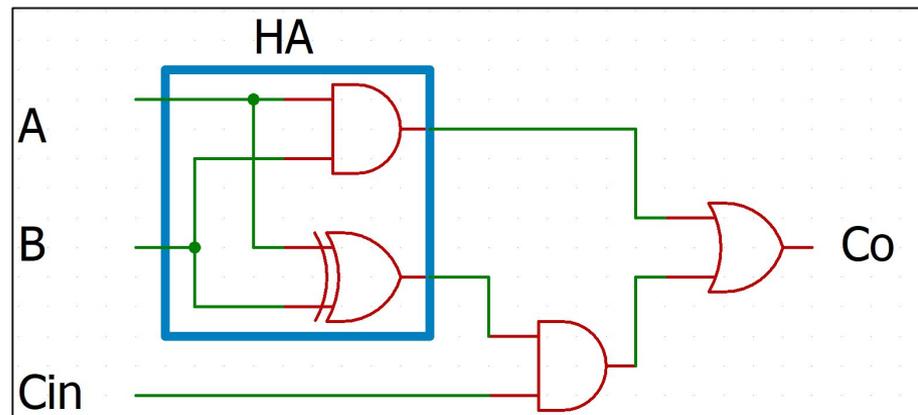
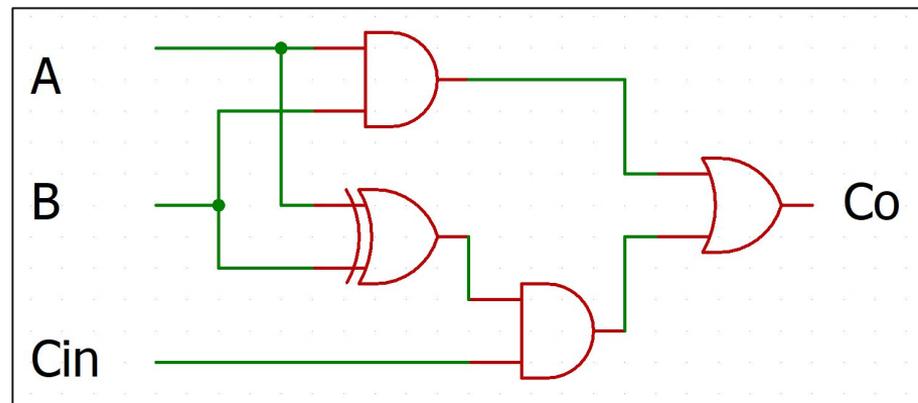
$$\begin{aligned}
 \text{CarryOut} &= \bar{C}AB + C\bar{A}B + CA\bar{B} + CAB \\
 &= \bar{C}AB + CAB + C\bar{A}B + CA\bar{B} \\
 &= AB(C + \bar{C}) + C(\bar{A}B + A\bar{B}) \\
 &= AB + (A \oplus B) \bullet C
 \end{aligned}$$

$$\begin{aligned}
 F &= \bar{C}\bar{A}\bar{B} + \bar{C}AB + C\bar{A}\bar{B} + CAB \\
 &= \bar{C}(\bar{A}\bar{B} + \bar{A}B) + C(\bar{A}\bar{B} + AB) \\
 &= \bar{C}(A \oplus B) + C\overline{A \oplus B} \\
 &= C \oplus (A \oplus B)
 \end{aligned}$$



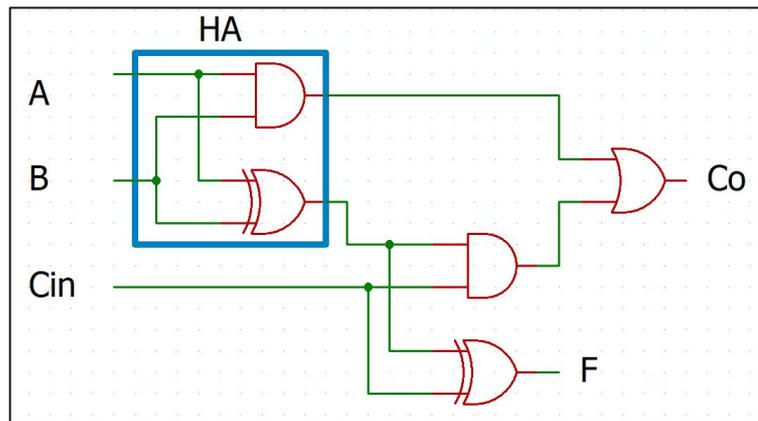
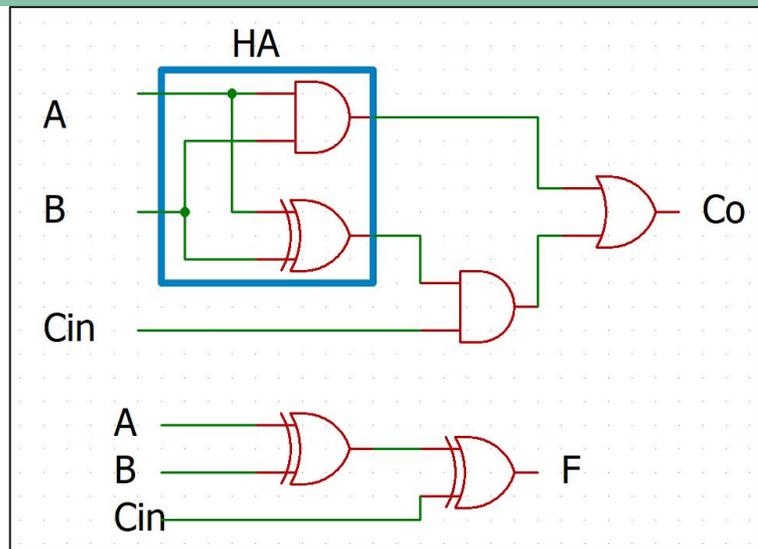
Coの計算回路にみる半加算器

- ABと $A \oplus B$ ってどっかで見た
→全加算器



CoとFの共通部分がある

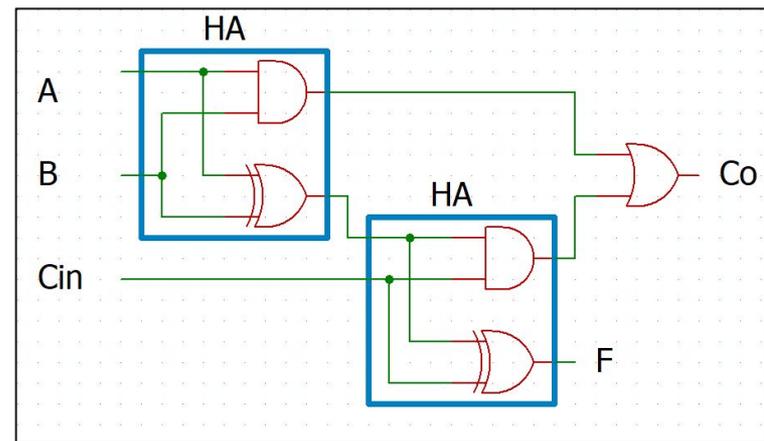
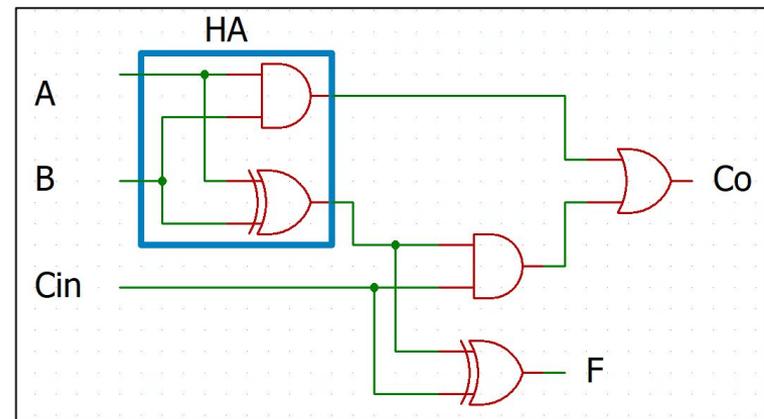
- $A \oplus B$ が共通なので
1つにまとめる



また半加算器が見つかる

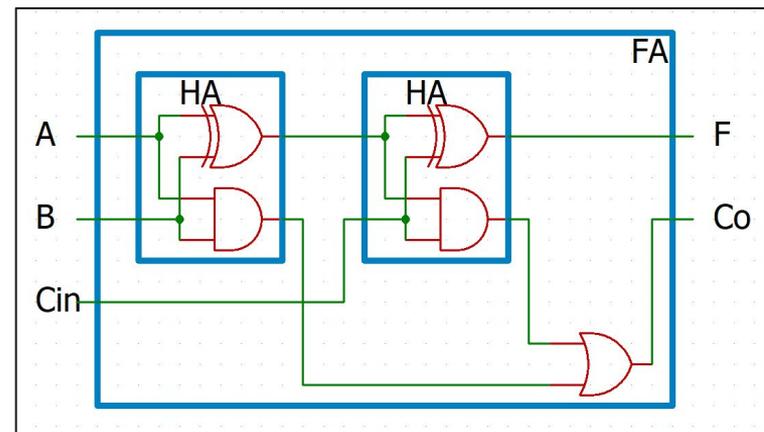
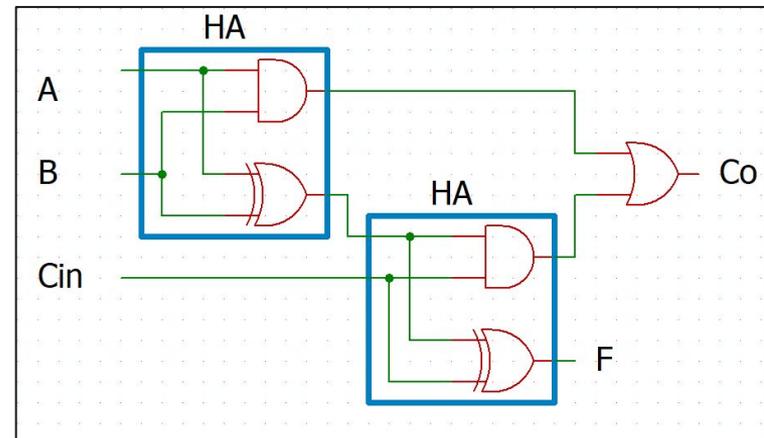
- AB と $A \oplus B$ ってどっかで見た

→全加算器



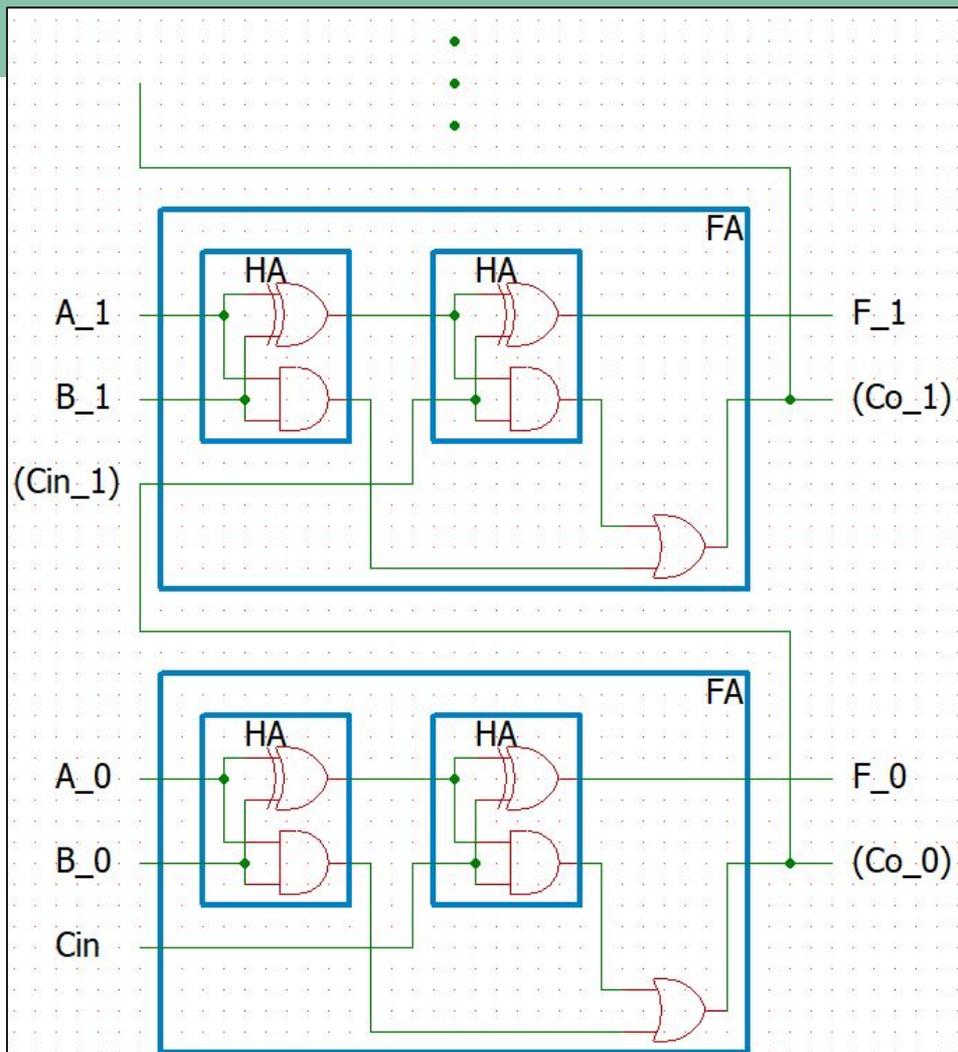
半 + 半 = 全

- 全加算器は半加算器を2個使うとできる
- (OR回路も必要)
- これで1bit加算器ができた
- Nbit加算器は?



Nbit全加算器

- Nbit加算器の作り方
- nビット目のCoを
n+1ビット目のCinへ接続
- 入力AとBを1ビットずつ
全加算器に入力
- 最後のCoがいわゆるCフラグ
オーバーフローとか検知する



今日やること

- 半加算器復習
- 2つ合わせて全加算器
- 今後の展望

今後の展望 -CPUいつ完成するの-

- 論理回路入門
- 演算器 ← なんか計算するやつ
- メモリ
- PC(Program Counter)
- デコーダ
- セレクタ
- CPU完成

今後の展望 -CPUいつ完成するの-

演算器はあと4回ぐらい? 1周年までにはCPU完成させたいところ.....

- 足し算回路: 半加算器、全加算器
- 引き算回路: 2進数の足し算引き算、全加算器EX
- 論理演算回路1: AND, OR, NOT, EXOR
- 論理演算回路2: 2進数の掛け算割り算、右シフト回路、左シフト回路